
IMPLEMENTAÇÃO DE UM MEDIDOR DE QUALIDADE DE ENERGIA USANDO COMPUTAÇÃO RECONFIGURÁVEL POR HARDWARE

Angelo Hafner
hafner@unoescjba.edu.br

Carlos R. Erig Lima
erig@cefetpr.br

Heitor Silvério Lopes
hslopes@cefetpr.br

Laboratório de Inovação e Tecnologia em Sistemas Embarcados
Centro Federal de Educação Tecnológica do Paraná
Av. 7 de Setembro, 3165 – CEP 80230-901. Curitiba, Brasil

ABSTRACT

The use of electronic loads in production processes has been increased lately in the industries, aiming at improving automation and products quality. At the same time, operational costs are reducing, including the cost of electric energy. Together with these advantages many problems appear, such as electromagnetic interferences and harmonics, justifying the insertion of quality and amount of electric energy meters (QAEE) for evaluations and analyses for both, consumers and companies. This work describes and analyses several issues in the implementation of a QAEE meter, emphasizing the functional block implementation using hardware reconfigurable computation. The advantages of this approach, such as execution time and parallelism, are explored in this paper.

KEYWORDS: Reconfigurable logic, embedded systems, power quality, power quality measurement.

RESUMO

Com a crescente utilização de cargas eletrônicas na automação dos processos de produção, as indústrias estão conseguindo aumentar a quantidade e qualidade de seus produtos e ainda reduzir seus custos operacionais, onde o custo da energia elétrica não é exceção. Junto com essas vantagens, surgem os problemas como interferências eletromagnéticas e harmônicos, os quais justificam inserção de medidores de qualidade e quantidade de energia elétrica (QEE) para avaliações e análises tanto da parte do consumidor quanto da parte da concessionária. O presente trabalho descreve aspectos de implementação de um medidor de QEE, enfatizando a implementação de blocos funcionais com computação reconfigurável por *hardware*. Vantagens desta técnica de projeto, como tempo de execução e paralelismo, são analisadas ao longo do artigo.

PALAVRAS-CHAVE: Lógica Reconfigurável, Sistemas Embarcados, Qualidade de Energia.

1 INTRODUÇÃO

Com a crescente automação dos processos de produção, muitas indústrias têm conseguindo aumentar a quantidade e qualidade de seus produtos e ainda reduzir seus custos operacionais, onde o custo da energia elétrica não é exceção. Para alcançar estes objetivos, tem sido crescente, principalmente nas últimas duas décadas, o uso de cargas eletrônicas, nas quais as formas de onda de corrente e tensão não são proporcionais, caracterizando uma carga não linear. Este tipo de carga gera distúrbios (perturbações) na rede elétrica, afetando o desempenho desta e de cargas vizinhas, inclusive de cargas conectadas a outro circuito, dependendo da ordem de grandeza deste distúrbio (Kassick, 2000). Como consequência, pode haver uma significativa influência na Qualidade de Energia Elétrica (QEE).

Segundo PROCOPRE (2001), os indícios mais comuns da presença de harmônicos são: aquecimentos excessivos de geradores, motores e transformadores com carga aparente abaixo da nominal, disparos de dispositivos de proteção com corrente (fundamental) abaixo da nominal, ressonância, vibrações, diferença de tensão entre neutro e terra, corrente elevada de neutro ou sobreaquecimento do condutor neutro.

Os trabalhos voltados a harmônicos normalmente enfocam medições e análises individualizadas por unidade consumidora ou centradas em ponto de rede (Ignatowicz, 2002). Em princípio, medições em consumidores secundários ligados à rede de baixa tensão é onerosa e de pouco proveito frente aos diferentes tipos de circuitos e cargas ligados. No entanto, pouco se conhece do comportamento das harmônicas de tensão presentes nos pontos de entrega de energia elétrica de consumidores ligados em baixa tensão, devido ao custo de análise na unidade local. Torna-se então interessante monitorar localmente a QEE nos diversos pontos de entrega de energia, e conseqüente identificação dos geradores destas perturbações.

O projeto de um medidor de qualidade de energia elétrica pode ser encarado do ponto de vista de um sistema

embarcado, com características particulares de processamento e armazenamento de dados. Neste contexto, dentre todos os aspectos associados com o projeto de sistemas embarcados, as tecnologias de *software* e *hardware* são as que têm experimentado a evolução mais rápida. É grande a quantidade de novos recursos que surgem a cada ano: microprocessadores, interfaces de comunicação, interfaces de potência, sensores, compiladores, sistemas operacionais e sistemas de desenvolvimento. Em função desta acelerada evolução tecnológica, torna-se muito atraente a idéia de se utilizar estruturas abertas e reconfiguráveis, altamente flexíveis e robustas e que possam adaptar-se a novas demandas. Isto pode até ser um pré-requisito na consideração de um projeto de um sistema embarcado e, particularmente em um projeto de medidor de qualidade de energia elétrica. Sistemas de desenvolvimento baseados em computação reconfigurável (sistemas de *hardware* reconfigurável) apresentam características adequadas para auxiliar o desenvolvimento desta classe de projetos. Tais dispositivos apresentam, dentre outras vantagens, as características de baixo consumo, alta velocidade de operação, capacidade de integração, flexibilidade, facilidade de programação e operação modular (Compton, 2002; Ito e Carro, 2000).

Este trabalho apresenta a descrição do projeto de um medidor de qualidade e quantidade de energia elétrica (QEE), enfatizando os aspectos de implementação com lógica reconfigurável por *hardware*. O equipamento tem como objetivo viabilizar a medição e análise dos problemas relativos a QEE, a ser utilizado em cada unidade consumidora da concessionária de energia elétrica (substituindo o atual “contador”), realizando, assim, um processamento distribuído das grandezas elétricas na rede de distribuição secundária. O presente trabalho está diretamente relacionado com a tendência de mudança na legislação atual quanto à cobrança referente a injeção de harmônicos na rede, tal como já é feito hoje em países desenvolvidos como o Japão, Alemanha, França e Estados Unidos (ANEEL, 2002). Alguns fatores justificam o desenvolvimento desta classe de medidor:

- Demanda por medidores inteligentes e de baixo custo, tanto pelas concessionárias quanto pelos consumidores.
- Interesse acadêmico pela real qualidade de energia no sistema elétrico brasileiro, em todas as categorias de consumidores.
- Possibilidade de integrar esta solução dentro de um sistema de automação residencial, propiciando uma otimização do consumo de energia de uma residência ou fábrica.
- Possibilidade de aplicar novas tecnologias de sistemas embarcados a um problema real.

Através da parametrização remota ou local de parâmetros de medição, tais como tempo de integralização das medidas potências, endereço IP (*Internet Protocol*), limites para baixa QEE, número de fases para medição (mono, bi ou trifásico), é possível configurar este equipamento para diferentes concessionárias ou perfis de consumidores de energia elétrica.

Os aspectos mais restritivos na implementação de um medidor de QEE são a demanda de processamento e a limitação de espaço de armazenamento de dados. Através da implementação de blocos em lógica reconfigurável por *hardware* é possível, através do uso intensivo de paralelismo explícito, processar um grande volume de dados em tempo-real, detectando e armazenado apenas os eventos relevantes

detectados. Módulos funcionais para um medidor de QEE, tais como FFT (*Fast Fourier Transform*), cálculo de fator de forma, tensão eficaz e média e fatores de distorção podem ser eficientemente implementados em um dispositivo FPGA (*Field Programmable Gate Array*).

Na seção 2 é apresentada uma breve revisão do problema com harmônicos e sobre sistemas reconfiguráveis por *hardware*. Na seção 3 é feita a descrição do medidor proposto, sendo explorados aspectos relacionados com sistema de processamento distribuído e ao tratamento matemático realizado por cada medidor. Na seção 4 são detalhados aspectos de implementação e resultados obtidos na implementação de diferentes blocos funcionais do medidor. Finalmente, as conclusões são apresentadas na seção 5.

2 QUALIDADE DE ENERGIA

A QEE pode ser definida como a ausência relativa de variações de tensão provocadas pelo sistema da concessionária, particularmente a ausência de desligamentos, flutuações de tensão, surtos e harmônicos, medidos no ponto de entrega de energia (PROCEL, 2001; Dugan et al., 2002). A probabilidade de uma instalação sofrer ou não problemas de QEE depende: da qualidade da alimentação de energia da concessionária, dos tipos de cargas existentes na instalação e da sensibilidade dos equipamentos aos vários tipos de perturbação. Os principais fenômenos eletromagnéticos associados a QEE podem ser agrupados em (Bronzeado, 1996; IEEE, 2002):

- Variações Transitórias da Tensão;
- Variações Momentâneas de Tensão;
- Variações Sustentadas de Tensão;
- Variações Momentâneas de Freqüência;
- Distorção Harmônica Total, Flutuação de Tensão, Cintilação e Desequilíbrio de Tensão;
- Ruídos e Interferências Eletromagnéticas.

As Equações (1) e (2) quantificam numericamente as distorções harmônicas, especificamente, Distorção Harmônica Individual (*DHI*) e Distorção Harmônica Total (*DHT*):

$$DHI = \frac{h_i}{h_1} \times 100\% \quad (1)$$

$$DHT = \frac{\sqrt{h_2^2 + h_3^2 + h_4^2 + h_5^2 + \dots + h_n^2}}{h_1} \times 100\% \quad (2)$$

No Brasil ainda não há valores normalizados para as distorções harmônicas nas instalações elétricas. Assim, este trabalho será embasado nas normas IEC 61000-3-2 e IEEE P1159.3/D9, que tratam da máxima *DHT* permitidas. Enquanto a norma IEC estabelece limites por equipamento a IEEE trata dos limites no ponto de entrega de energia, sendo uma complementar a outra (IEEE, 2002).

2.1 Fator de Potência na Presença de Harmônicos

Na Figura 1 são apresentadas as formas de onda de tensão e corrente de entrada em uma fonte linear de tensão monofásica. Pode-se verificar a característica não-linear da carga, visto a corrente não-senoidal drenada por esta.

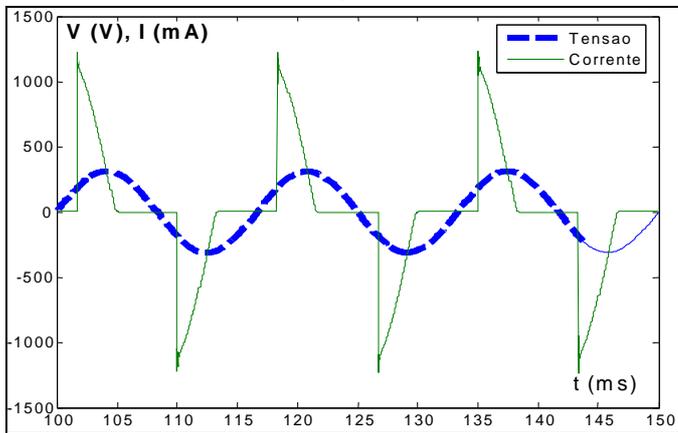


Figura1 – Formas de onda e tensão monofásicas numa fonte de alimentação.

Na Figura 2 são apresentados os valores da potência instantânea (em watt), potência eficaz (em volt-ampère) e o valor médio da potência instantânea (em watt), dadas, respectivamente, pelas as equações (3), (4) e (5):

$$p(t) = v(t) \cdot i(t) \quad (3)$$

$$P_{eficaz} = V_{RMS} \cdot I_{RMS} \quad (4)$$

$$P_{média} = \frac{1}{T} \int_{t_0}^{t_0+T} p(t) dt \quad (5)$$

Na figura 2, apesar do valor potência instantânea ser positivo o tempo todo, pode-se verificar que a potência média é menor do que a potência eficaz, caracterizando um fator de potência menor do que 1 (0,64 no caso). Conclui-se então que a causa do baixo fator de potência é a distorção na forma de onda da corrente introduzida pela carga não-linear (fonte de tensão).

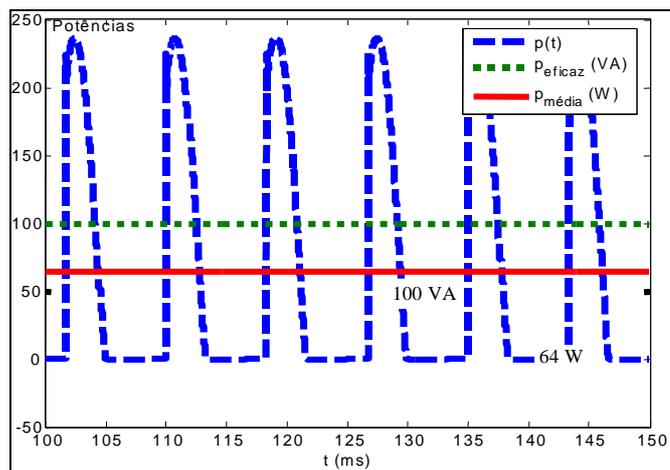


Figura 2 - Representação da potência instantânea, da potência média e da potência eficaz em uma fonte de tensão.

Através do conceito de Fator de Potência (FP) e do uso da Série de Fourier chega-se na Equação (6), onde $FDist_i$ é o Fator de Distorção da Corrente e $FDist_v$ é o Fator de Distorção da Tensão (Kassick, 2001):

$$FP = \left(\frac{P_1 + P_2 + P_3 + \dots + P_n}{S_1} \right) \cdot FDist_i \cdot FDist_v \quad (6)$$

Sendo o Fator de Distorção $FDist$ definido pela Equação (7):

$$FDist = \frac{1}{1 + THD^2} \quad (7)$$

2.2 Lógica Reconfigurável por Hardware

Paralelamente ao desenvolvimento de circuitos integrados de alto desempenho que permitiram a implementação da computação reconfigurável, vários ambientes de projeto, depuração, simulação e testes foram desenvolvidos pelos diversos fabricantes. Estes ambientes permitem a criação de módulos desenvolvidos com linguagens de alto nível de abstração, chamadas linguagens de descrição de hardware, por exemplo, VHDL (*VHSIC Hardware Description Language*) e AHDL (*Altera Hardware Description Language*). A linguagem VHDL é a linguagem padrão do IEEE (IEEE, 1993) para descrição de hardware, a qual provê um ambiente integrado para desenvolvimento possibilitando projeto, simulação, teste e documentação de circuitos digitais. A síntese dos circuitos lógicos em dispositivos FPGA e PLD (*Programmable Logic Devices*) é feita através de sistemas CAD (*Computer Aid Design*), permitindo a utilização de diferentes interfaces de projeto. Os sistemas de desenvolvimento permitem a utilização de linguagem VHDL ou o uso de representações de mais baixo nível de abstração, a exemplo de esquemáticos (linguagem gráfica). A integração de blocos criados com diferentes linguagens/ferramentas permite a criação de projetos de forma bastante flexível e modular, facilitando o desenvolvimento distribuído de um projeto por uma equipe de trabalho. Diversos fabricantes de sistemas de desenvolvimento e de dispositivos lógicos reconfiguráveis disputam o mercado mundial. Dentre eles destacam-se Altera (Altera, 2005), Xilinx (Xilinx, 2005), Atmel (Atmel, 2005) e Actel (Actel, 2005). Outros fabricantes de software apresentam produtos CAD de apoio ao projeto: Mentor Graphics (Mentor, 2005), Synopsys (Synopsys, 2005) e Accolade (Accolade, 2005).

Conforme Miyazaki (1998), algumas vantagens da metodologia de projeto baseada em dispositivos reconfiguráveis e VHDL são:

- Operação de forma paralela, não obedecendo ao modelo de Von Neumann. Esta é a característica mais vantajosa em relação aos microprocessadores e que permite a análise dos sinais amostrados em tempo real;
- Possibilidade de desenvolvimento modular e hierárquico de um projeto;
- Diminuição do tempo de projeto, de eventuais correções ou ainda de integração de novas versões, permitindo metodologias de projeto *top-down* e *bottom-up*;
- Disponibilidade de diversas interfaces de desenvolvimento, baseadas em linguagens gráficas (esquemáticos) ou em linguagens de descrição de hardware (VHDL, AHDL);
- Possibilidade de utilização de funções pré-testadas (IP-CORE), diminuindo o tempo de projeto, particularmente em funções de alta complexidade.

Uma motivação adicional para o uso de lógica reconfigurável na implementação dos módulos propostos é a crescente disponibilidade de dispositivos de grande capacidade de desempenho. Por exemplo, algumas FPGAs mais recentes apresentam características como: grande número de pinos de

I/O (mais de 700 pinos), impedância digitalmente controlada e linhas dedicadas para operação em modo de par diferencial. Soma-se a estas características a existência de módulos internos, multiplicadores, blocos PWM (*Pulse Width Modulation*) e registradores dedicados para operações de alto desempenho, além de uma grande capacidade de memória RAM interna de alta velocidade (perto de 2 Mbits). Tais dispositivos operam com até 5 milhões de células lógicas, permitindo inclusive a implementação de processadores completos com programa executado em memória interna (desempenho próximo de execução em memória *cache*).

3 O MEDIDOR DE ENERGIA

O equipamento proposto é baseado em uma arquitetura hierárquica e aberta representada no diagrama de blocos funcionais da Figura 3. Os diferentes blocos são implementados em *software* ou *hardware*. A arquitetura é organizada em diversos blocos independentes, associados a interfaces de sensores e atuadores, comunicação e tratamento de memória. Quando surgem novas demandas de projeto, novos blocos podem ser adicionados, permitindo uma reconfiguração adequada do dispositivo para cada tarefa.

O medidor proposto está inserido em um processo de medição descentralizado e distribuído QQEE, sendo o projeto em função de três requisitos principais: tamanho da memória de massa do medidor, capacidade de processamento em tempo real e gerenciamento do envio e recebimento de dados. O comprometimento entre memória e capacidade de processamento é crucial, considerando a complexidade dos algoritmos implementados nos módulos de análise de QEE.

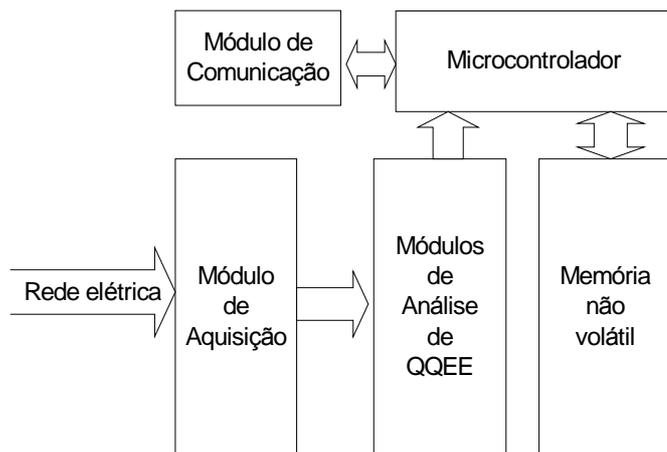


Figura 3 – Diagrama de blocos simplificado do medidor de QEE.

Os blocos do medidor são descritos a seguir.

No módulo de aquisição cada fase é amostrada com uma taxa de até 200.000 amostras por segundo com uma resolução de 16 bits. A maioria dos fabricantes de equipamentos de monitoração de qualidade de energia elétrica utiliza 128 amostras por ciclo (7680 amostras por segundo) e alguns poucos equipamentos atingem 1024 amostras por ciclo (61.440 amostras por segundo). Como alguns transitórios podem exigir períodos de amostragem em torno de 1 ns, o objetivo de diminuir o período de amostragem é a captura de transitórios não detectados por outros equipamentos.

Os módulos de análise de QQEE são implementados em lógica reconfigurável e são o principal foco deste trabalho.

Basicamente, a partir de uma leitura de tensão e corrente monofásicos, deseja-se determinar as características que dizem respeito a QEE no local da medição.

O módulo de comunicação é responsável pela transmissão periódica de relatórios, bem como pela recepção de parâmetros de controle e configuração do medidor.

Um microcontrolador, que também pode ser implementado em lógica reconfigurável, tem a função de gerenciar as informações e a comunicação de dados. A arquitetura do microcontrolador pode ser projetada especificamente para o medidor ou pode ser utilizada uma arquitetura de bem conhecida, como as famílias MCS51 ou ARM.

A memória não-volátil é um módulo fundamental, pois uma das especificações do projeto é garantir que somente informações que representem distorções nos sinais amostrados sejam armazenadas.

3.1 Sistema Distribuído de Medidores

Como se pretende medir a QEE através da utilização de um medidor em cada unidade consumidora e no alimentador (saída do transformador) daquele grupo de cargas, tem-se como resultado um sistema de aquisição e processamento de dados distribuídos no que se refere a QQEE, como representado na figura 4.

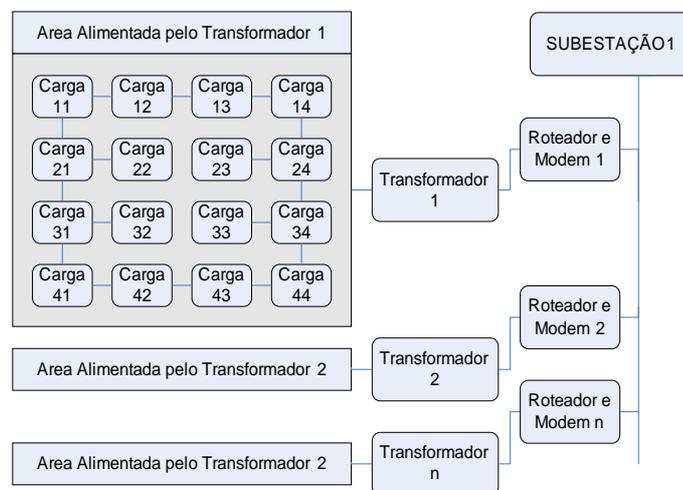


Figura 4 - Descrição do sistema de aquisição e processamento distribuído.

Todos os dados dos consumidores residenciais, comerciais ou industriais são enviados, via rede pública de energia, até o transformador alimentador, onde estará instalado um equipamento supervisor e concentrador da área. Os dados seguem via rede pública de energia ou fibra óptica até a subestação rebaixadora mais próxima. Da mesma forma, são medidas as grandezas elétricas na saída e na entrada de cada transformador para posterior envio destes dados à central. A transmissão de dados via rede pública de energia apresenta as seguintes vantagens: utilizar uma infra-estrutura já existente, com um potencial de cobertura superior ao de outras tecnologias de acesso; permitir uma instalação rápida, simples, seletiva e modular, não exigindo novos cabos; possuir características técnicas e comerciais competitivas e ainda registrar rápido desenvolvimento tecnológico (Pavlidou et al. , 2003).

Pela rede serão enviados dados já processados, reduzindo significativamente o volume dos mesmos. Os dados são enviados em um intervalo de tempo limitado somente pela quantidade de medidores e capacidade de memória de cada medidor. Cada medidor é identificado através de um endereço IP fixo, que pode ser configurado local ou remotamente. O intuito deste endereço fixo é identificar precisamente o estado, a região, o município, o transformador e a unidade consumidora respectivamente. A parametrização do medidor pode ser feita de forma remota ou local, sendo possível alterar os seguintes parâmetros: Tempo da Integralização das Potências; Tempo da Integralização dos Harmônicos; Endereço IP; Nome do Medidor; Parâmetros limites considerados para baixa QEE; e Medição Mono, Bi ou Trifásica.

A geração de relatórios visa a apresentação, tanto local quanto remota de informações tais como:

- Energia consumida no período (KWh);
- Avaliação da QEE: A, B, C ou D;
- Maior pico de tensão e em que instante;
- Maiores sobretensão e subtensão eficaz e em qual instante;
- Quantidade de problemas relativos a transientes;
- Tempo total que houve problemas com harmônicas e DHT.

O nível de detalhes dos relatórios é função dos parâmetros configurados no medidor.

3.2 Processamento Matemático

Na Figura 5 é apresentada a árvore de funções lógicas realizadas pelo medidor. Através do processamento paralelo de diversas funções é possível a obtenção de parâmetros de qualidade em tempo-real, minimizando a base de dados efetivamente armazenada e posteriormente transmitida.

Nas medições trifásicas, o mesmo procedimento para as tensões de fase e correntes de linha é adotado para o cálculo da tensão entre neutro e terra como também a corrente de neutro. A FFT é integralizada a cada ciclo, o que se justifica pelo fato de que, depois de calculada, é possível detectar muitas grandezas elétricas de interesse, tais como a existência de transientes ou harmônicos e o valor eficaz de tensão e de corrente.

Na distinção entre transientes e harmônicos utiliza-se um o acumulador *cr* (ciclo ruim). Caso a distorção ocorra sucessivamente e durante mais de um número de ciclos pré-determinado o problema é considerado como de harmônicos e as informações anteriormente calculadas para transientes (área e profundidade e/ou pico dos transitórios) são descartadas.

As potências, energias e harmônicos são integralizados a cada período pré-determinado, não sendo calculadas a cada ciclo por se tratarem de dados que não necessitam de alta precisão, visto que os valores de demanda cobrados são integralizados a cada 15 minutos e os de potência reativa integralizados a cada 1 hora, conforme a legislação atual (ANEEL, 2000). Quanto aos harmônicos, segue-se a norma do IEEE, que determina a integralização dos mesmos a cada 5 minutos, pois não existe, até o momento, uma legislação específica no país.

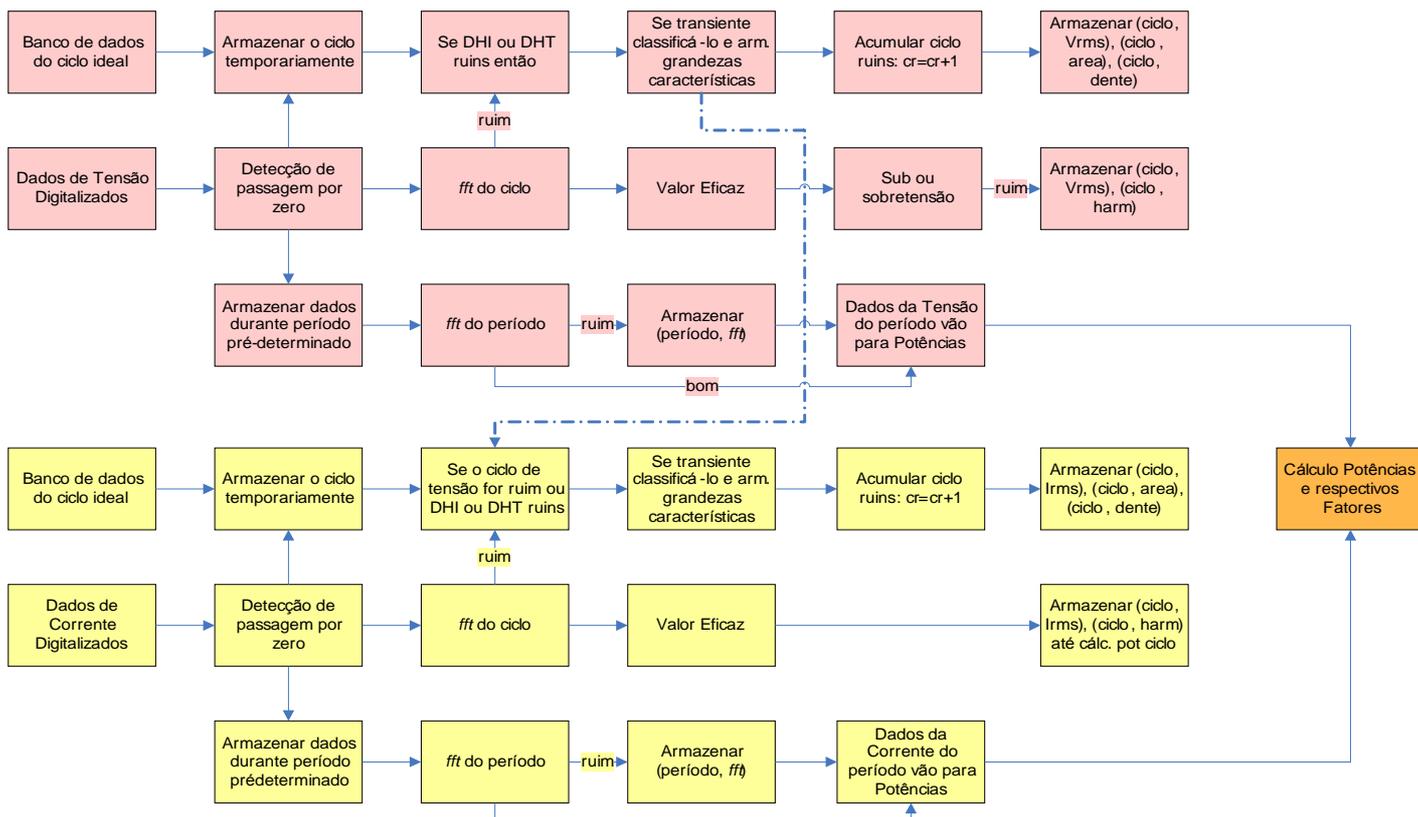


Figura 5 – Diagrama de blocos detalhando algumas das funções lógicas implementadas no equipamento de medição e análise de QEE.

4 IMPLEMENTAÇÃO E RESULTADOS

Como se enfatiza neste trabalho o uso da lógica reconfigurável por *hardware* com parte integrante no projeto do medidor de energia proposto, é ilustrado nesta seção parte da implementação do mesmo. Mostra-se uma função que faz parte do módulo de análise da QEEE. Contudo, diversos outros módulos são implementados em FPGA: detecção de transientes, cálculo de valor eficaz e valor médio, cálculo da potência eficaz, FFT e fator de qualidade.

Paralelamente à descrição dos aspectos de implementação de alguns módulos, ressaltam-se aspectos relevantes para determinação da qualidade de energia amostrada.

4.1 Transientes

No caso de transientes, a FFT não é calculada, pois se tratam de deformações temporárias na forma de onda. Neste caso todos os pontos da forma de onda são gravados para análise futura. Posteriormente, em caso de queima ou mau funcionamento de algum equipamento, pode-se determinar se o problema foi de descarga atmosférica, partida de grandes cargas no consumidor ou nas proximidades. Segundo a norma IEEE (2002), a quantidade mínima de amostras por ciclo para a aquisição de dados este tipo de sinal é de 128 amostras por ciclo, o que é facilmente alcançado pelo medidor proposto.

4.2 Tensões e Correntes Eficazes

Os valores da tensão e da corrente eficaz são alguns dos resultados que fazem parte do relatório de QEE. Estas grandezas são calculadas a cada ciclo amostrado, permitindo observar problemas de sub ou sobretensão, bem como desequilíbrios de tensão e/ou corrente, além da influência de terceiros harmônicos de corrente existentes no sistema. Na Figura 6 é apresentado um exemplo de implementação em linguagem gráfica da função RMS (*Root Mean Square*). Este módulo é aqui apresentado em linguagem gráfica por uma questão didática. Na verdade, muitos dos sub-blocos são implementados em linguagem VHDL, por razões de facilidade no projeto, reaproveitamento de código e organização de projeto. O módulo RMS trabalha em tempo real, ou seja, é continuamente gerado um valor RMS para uma janela de amostras de tensão ou corrente. Este módulo realiza uma série de operações matemáticas (multiplicação, soma, divisão e raiz quadrada) com resolução interna de 32 bits. Estas operações são realizadas entre cada amostra de tensão ou de corrente.

Este módulo pode operar com taxas de até 5 MHz, pois apresenta um tempo de estabilização dos resultados de até 200 ns. Isto permite trabalhar com uma taxa de amostragem de até 200.000 amostras por segundo.

Aqui fica evidenciada a vantagem da utilização de lógica reconfigurável por *hardware* para tratamento de operações matemáticas complexas. O custo em tempo de processamento de um processador embarcado operando com lógica seqüencial seria certamente muito maior do que

200 ns. Duas instruções em um processador RISC operando a 10 MHz consomem este tempo.

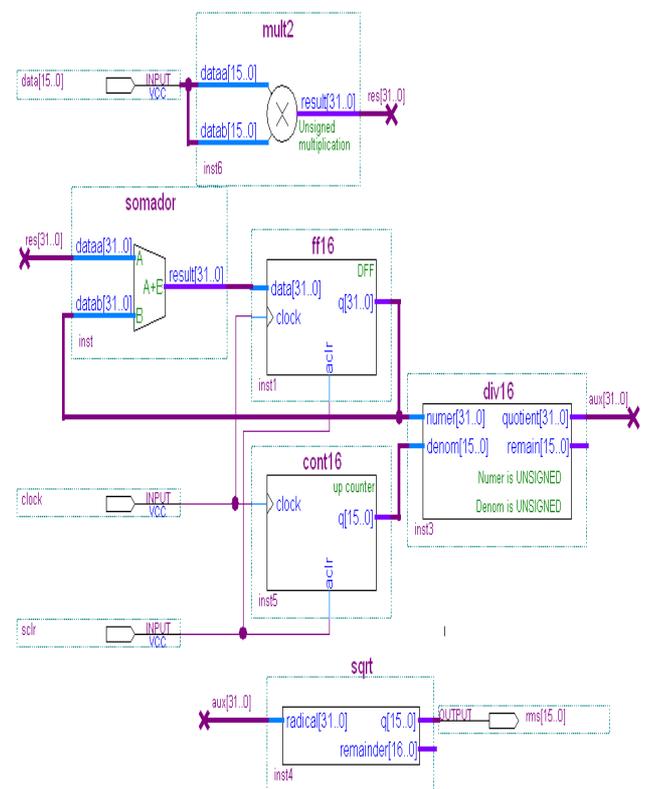


Figura 6 - Exemplo de implementação do módulo RMS em linguagem gráfica.

Aqui fica evidenciada a vantagem da utilização de lógica reconfigurável por *hardware* para tratamento de operações matemáticas complexas. O custo em tempo de processamento de um processador embarcado operando com lógica seqüencial seria certamente muito maior do que 200 ns. Duas instruções em um processador RISC operando a 10 MHz consomem este tempo.

Outro aspecto a ser considerado é a operação paralela dos diversos blocos lógicos implementados. Pode-se operar com até seis blocos RMS em paralelo, um para cada amostra de tensão e corrente das três fases. As outras funções citadas operam igualmente de forma paralela. O cálculo da FFT, por exemplo, também é feito de forma independente (e em paralelo) para cada fase.

4.3 Harmônicas

Como relatório referente às harmônicas deseja-se saber a evolução destas ao longo do tempo, tal como mostrado na Figura 7. Pode-se observar que é possível acompanhar a evolução percentual de cada uma das cinquenta primeiras harmônicas. Estes dados, acompanhados dos valores absolutos correspondentes servem de subsídio no momento de uma análise relativa a problemas de avaria e/ou mau funcionamento de equipamentos. Para o cálculo das harmônicas, integralizam-se os pontos a cada x segundos, onde x é um valor previamente parametrizado, numa faixa de 1s até 15 min, conforme a legislação (ANEEL, 2002).

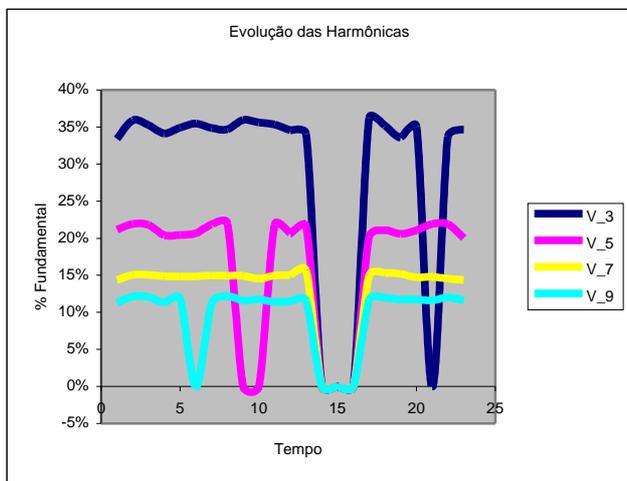


Figura 7- Exemplo de relatório de evolução das harmônicas.

5 CONCLUSÕES

O histórico observado no mercado durante os últimos anos indica o aumento continuado do consumo de energia elétrica e tendências de elevação de seu custo. Espera-se que num futuro próximo o preço da energia elétrica, mesmo para consumidores residenciais, seja diferenciado para cada horário e perfil de consumo. Paralelamente, dentro do contexto de relação consumidor-concessionária observa-se uma maior demanda por informações sobre a qualidade da energia fornecida. Considerando aspectos de automação residencial, comercial e industrial, levantamentos detalhados de consumo e custo de energia ao longo do dia e mesmo ao longo das estações do ano, serão fatores de referência na otimização de equipamentos que demandam energia elétrica. A proposta e implementação de um medidor de quantidade e qualidade de energia elétrica com as características apresentadas neste trabalho visa fornecer uma alternativa econômica e tecnologicamente viável para enfrentar os futuros desafios do novo sistema energético brasileiro. A utilização de lógica reconfigurável por *hardware* minimiza a base de dados gerada por cada medidor, permitindo uma análise mais rápida do comportamento global de um sistema composto por um grande número de medidores. Isto é possível devido ao processamento em tempo real de diversas funções usadas na análise da qualidade da energia elétrica. Este processamento em tempo-real deve-se, por sua vez, a características marcantes em sistemas com lógica reconfigurável: paralelismo e tempo de execução extremamente reduzido. Por outro lado, considerando o aspecto de projeto, deve-se considerar que ferramentas que permitam a rápida implementação prática de um projeto de *hardware* não são apenas uma comodidade técnica, mas podem ser essenciais para a viabilidade econômica deste projeto. Isto é válido tanto para empresas quanto para universidades e centros de pesquisa, sujeitos à alta competitividade de mercado.

Com este trabalho espera-se também contribuir para a difusão dos sistemas baseados em lógica reconfigurável, bem como, através de um exemplo prático, demonstrar sua aplicabilidade na área de análise de qualidade de energia elétrica. A utilização no projeto de interfaces gráficas e

VHDL permitem a modularidade e reusabilidade, onde diferentes blocos são projetados separadamente para posterior integração. O ambiente de simulação permite a visualização de possíveis erros de projeto, antes mesmo da execução física do mesmo. O sistema de desenvolvimento contribui ainda para o baixo custo final do produto e para sua facilidade de implementação e de correção de erros. Outra vantagem do sistema de desenvolvimento é a característica de hierarquização, que facilita o trabalho em equipe. A utilização de lógica reconfigurável contribui para verificar os limites da aplicação desta alternativa de implementação de algoritmos em problemas práticos que exijam grande poder de processamento. O projeto desenvolvido é ainda uma ferramenta de apoio didático em laboratórios de graduação e de pós-graduação de Engenharia Elétrica do CEFET-PR. Alguns aspectos promissores do projeto desenvolvido são:

- Flexibilidade – Há uma grande variedade de configurações possíveis na implementação de soluções para diversos problemas associados com medição de energia elétrica.
- Ambiente aberto – Permite que seus blocos componentes sejam totalmente acessados e eventualmente modificados para agregar novas soluções.
- Facilidade de expansão – Novos recursos podem ser facilmente adicionados a um projeto, permitindo a adição de novas funcionalidades, principalmente em atendimento de mudanças de legislação.

Este trabalho abre perspectivas para a realização dos seguintes trabalhos futuros, entre outros:

- Estabelecer os limites de processamento, considerando altas taxas de amostragem de tensão e corrente. Isto permitiria a análise de transitórios não detectados pelos medidores disponíveis no mercado atual.
- Integrar o medidor projetado em ambiente de automação residencial, comercial e industrial, verificando sua aplicabilidade como elemento de otimização de consumo de equipamentos elétricos.

REFERÊNCIAS

- Accolade Design Automation, Inc. (2005) Disponível na internet via [www](http://www.acc-eda.com), URL: <http://www.acc-eda.com> .
- Actel Corporation. (2005) Disponível na internet via [www](http://www.actel.com), URL: <http://www.actel.com>.
- Altera Corporation. (2005) Disponível na internet via [www](http://www.altera.com), URL: <http://www.altera.com>.
- ANEEL – Agência Nacional de Energia Elétrica (2000). Resolução ANEEL no. 456, de 29 de novembro de 2000. *Condições Gerais de Fornecimento de Energia Elétrica*. Brasília, DF.
- ANEEL – Agência Nacional de Energia Elétrica (2002) *Equipamentos para o Sistema ANEEL de Monitoração da Qualidade da Energia Elétrica* -

Atmel Corporation. (2005) Disponível na internet via www, URL: <http://www.atmel.com>.

Bronzeado, H.S. (1996) Qualidade de energia sob o ponto de vista de responsabilidade compartilhada: uma visão condominial. In: I Seminário Brasileiro de Qualidade de Energia Elétrica - SBQEE, Uberlândia, MG.

Compton, K. (2002) Reconfigurable computing: a survey of systems and software. *ACM Computing Surveys*, v. 34, n. 2, p.171-210.

Dugan, R.C., McGranaghan, M.F., Santoso, S., Beaty H.W. (2002) *Electrical Power System Quality*, 2nd Edition. McGraw-Hill.

IEEE (1993) *Standard 1076-1993 – Standard VHDL Language Reference Manual*. Piscataway: IEEE Press.

IEEE (2002) *Standard P1159.3/D9 – Recommended Practice for the Transfer of Power Quality Data*. New York: IEEE Press.

Ignatowicz, E. (2002) Medição amostral de harmônicos de tensão nos consumidores secundários da CELESC. In: *Anais do XV Seminário Nacional de Distribuição de Energia Elétrica – SENDI*.

Ito, S.A. e Carro, L. (2000) A comparison of microcontrollers targeted to FPGA-based embedded applications. In: *Proceedings of IEEE 13th Symposium on Integrated Circuits and Systems Design*, p. 397–402.

Kassick, E.V. (2000) *Harmônicas em Sistemas Industriais de Baixa Tensão*. Florianópolis: Editora UFSC.

Mentor Graphics Corporation. (2005) Disponível na internet via www, URL: <http://www.mentor.com>.

Miyazaki, T. (1998) Reconfigurable systems: a survey. In: *Proceedings of IEEE Design Automation Conference ASP-DAC '98*, p. 447-452.

Pavlidou, N.; Han Vinck, A. J., Yazdani, J. and Honary, B. (2003). Power line communications: state of the art and future trends. *IEEE Communications Magazine*, v. 41, n. 4, p. 34-40.

PROCEL – Programa Nacional de Conservação de Energia Elétrica (2001) *Manual de Tarifação da Energia Elétrica*. 1^a Edição.

PROCOBRE - Instituto Brasileiro do Cobre (2001) *Harmônicas nas Instalações Elétricas: Causas, Efeitos e Soluções*. Disponível na internet via www, URL:http://www.procobre.org.br/_configStuff/docs/uploaded/harmonic.pdf

Synopsys, Inc. (2005) Disponível na internet via www, URL: <http://www.synopsys.com>.